



UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
FACULTAD DE INGENIERÍA, ARQUITECTURA Y DISEÑO

Formato para prácticas de laboratorio

CARRERA	PLAN DE ESTUDIO	CLAVE ASIGNATURA	NOMBRE DE LA ASIGNATURA
Ing. en Computación	2009-2	12096	Circuitos Digitales

PRÁCTICA No.	LABORATORIO DE	Circuitos Digitales	DURACIÓN (SESIONES)
7	NOMBRE DE LA PRACTICA	Diseño Lógico Combinatorio Por Mapas De Karnaugh y Quine Mc Cluskey	2

Formuló	Revisó	Aprobó	Autorizó
M.C. Humberto Cervantes de A.	Dra. Rosa Martha López Gutiérrez	M.C. Carlos Gómez Agis	M.I. Joel Melchor Ojeda Ruiz
Maestro	Coordinador de la Carrera	Subdirector	Director de la Facultad

1.- INTRODUCCIÓN:

2.- OBJETIVO (COMPETENCIA):

El alumno aplicará las técnicas de diseño de circuitos combinatorios y la reducción a través de mapas de Karnaugh y Quine McCluskey para resolver un problema práctico de manera eficiente a través del trabajo en equipo.

3.- EQUIPO:

- Fuente de voltaje
- Multímetro

B).- MATERIAL:

- Proto board
- Transistor 2N2222
- CI 7406 compuerta NOT
- CI 7408 compuerta AND
- CI 7432 Compuerta OR
- CI 7400 Compuertas NAND
- CI 7486 Compuerta EXOR
- Dip Switch
- 6 resistencias de 330 Ω
- 6 resistencias de 1K Ω



Formato para prácticas de laboratorio

- 6 LED's

5.- PROCEDIMIENTO:

Problema: Diseñar y construir un circuito lógico de dos salidas y cuatro entradas que efectúe sumas en módulo 4.

NOTA: La tabla para la suma en módulo 4 se ilustra en la figura 1. Por ejemplo, sumar $1+2$ en mod 4 es igual 3; en consecuencia en el renglón 1 columna 2 de la tabla se tiene un 3. Otro ejemplo, sumar $3+3$ en mod 4 es igual 2; en consecuencia, en el renglón 3 columna 3 de la tabla se tiene un 2, y así sucesivamente. Los números de entrada se deben codificar en binario puro, en donde un número de entrada está dado por x_1x_0 y el otro por y_1y_0 . La salida se codifica también como número binario, z_1z_0 . Es decir, $z_1z_0 = 00$ si la suma es cero; 01 si la suma es 1, 10 si la suma es 2 y 11 si la suma es 3.

X	Y			
	0	1	2	3
0	0	1	2	3
1	1	2	3	0
2	2	3	0	1
3	3	0	1	2

1. Construya la tabla de verdad que corresponde al planteamiento del problema.

x_1x_0	y_1y_0	z_1	z_0
00	00		
00	01		
00	10		
00	11		
01	00		
01	01		
01	10		
01	11		
10	00		
10	01		
10	10		
10	11		
11	00		
11	01		
11	10		
11	11		



Formato para prácticas de laboratorio

- Obtenga las ecuaciones SOP directamente de la tabla de verdad. Haga el diagrama electrónico del circuito resultante.
- Reduzca la tabla de verdad a su forma más simple posible utilizando mapas de Karnaugh. Dibuje el circuito resultante.
- Implemente el circuito correspondiente a las ecuaciones resultantes y compruebe su funcionamiento llenando la tabla de verdad siguiente.

X_1X_0	Y_1Y_0	Z_1	Z_0
0 0	0 0		
0 0	0 1		
0 0	1 0		
0 0	1 1		
0 1	0 0		
0 1	0 1		
0 1	1 0		
0 1	1 1		
1 0	0 0		
1 0	0 1		
1 0	1 0		
1 0	1 1		
1 1	0 0		
1 1	0 1		
1 1	1 0		
1 1	1 1		

- Reduzca ahora la tabla de verdad utilizando el método de Quine McCluskey. Compare las ecuaciones con las obtenidas en el paso número 3. ¿Son Iguales? ¿Por qué?

6.- CONCLUSIONES:

7.- BIBLIOGRAFÍA:

8.- ANEXOS: